

CT8224S/SR/SF/SK-2/3

电容式两或三通道触摸检测芯片

版本	撰写人	审核人	发行日期	更新说明
V1.0	Kairo	Thomas	2025.09.27	初版
V2.0	Xie	Kairo/Thomas	2026.02.26	新增一种 SOP8 封装、修改电气参数
V3.0	Xie	Thomas	2026.04.10	1、新增带复位和开漏输出等多版本 2、增加封装尺寸图表 3、ESD 参数±4KV 改为±6KV 4、增加多个版本订购信息

=====免责声明=====

本出版物中所述的器件应用信息仅供参考，器件可能被更新产品所替代，请您确认应用符合技术规范。我司对所述内容信息将不作任何形式的声明或担保，对因信息及使用信息内容而引起的后果不承担任何责任。未经我司书面批准，不得将我司的产品用做生命维持系统中的关键组件。在我司知识产权保护下，不得暗中或者以其他方式转让任何许可证。

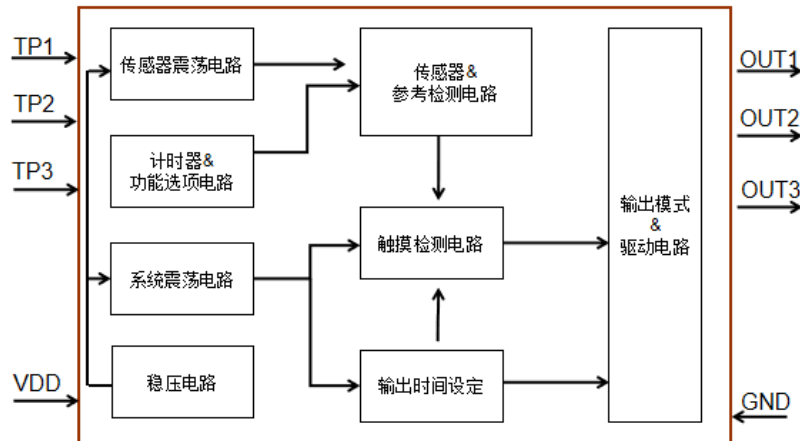
一、概述

CT8224S/SR/SF/SK-2/3 是两或三通道电容式触摸检测芯片，采用 CMOS 工艺制造，内置稳压模块、硬件消抖和环境值自适应算法等多种有效措施一体，大大提高自身抗干扰性能。该芯片专为取代传统按键而设计，可在多种介质（塑胶外壳、玻璃陶瓷、亚克力等）隔离保护的情况下实现触摸检测功能。具有高稳定性、宽工作电压特性和低功耗特性，可广泛应用于智能触控面板、灯光控制等 DC 类消费电子产品上。

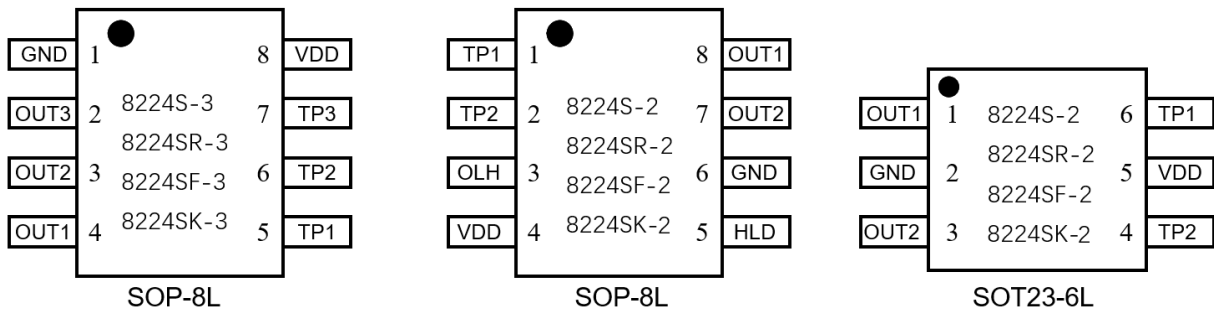
二、特点

- 工作电压范围：2.4V~5.5V
- 静态/待机电流（低功耗模式）仅 3uA，工作电流（快速模式）12uA(@VDD=3.0V 且无负载)
- 在电源上电稳定后 0.5s 内完成触摸环境值初始化，在此期间触摸功能无效
- 快速模式下响应时间约 45ms，低功耗模式下最大响应时间约 160ms(@VDD=3.0V)
- 环境自动校准功能：刚上电的 8s 内约每 1s 刷新参考值，在此 8s 内有触摸按键或 8s 后仍无触摸按键，则重新校准周期切换为 4s
- 内建稳压电路提供稳定的电压给检测电路使用
- 内置硬件去抖动电路可有效防止外部噪声干扰而导致的误动作
- CT8224S/SK 版本无触摸 16s 长按复位，可在外部增加硬件断电复位电路（PMOS 开关控制），CT8224SR/SF 版本有触摸 16s 复位
- 可接外部电容（1~47pF）调整触摸灵敏度
- 可用于玻璃、陶瓷、塑料、亚克力等介质表面
- HBM ESD：±6KV
- 封装形式：SOP-8L 、SOT23-6L

三、功能模块图



四、封装引脚描述及输出模式说明



CT8224S/SR/SF/SK-2/3 脚位图（正视图）

表 1 引脚功能描述

脚位名称	CT8224S/SR/SF/SK-3 SOP-8L	CT8224S/SR/SF/SK-2 SOP-8L	CT8224S/SR/SF/SK-2 SOT23-6L	脚位定义
TP1	5	1	6	触摸输入通道 1
TP2	6	2	4	触摸输入通道 2
TP3	7	/	/	触摸输入通道 3
OUT1	4	8	1	对应通道 1 的输出端口
OUT2	3	7	3	对应通道 2 的输出端口
OUT3	2	/	/	对应通道 3 的输出端口
GND	1	6	2	电源地
VDD	8	4	5	电源正极端
OLH	/	3	/	高低电平输出选项脚
HLD	/	5	/	触发模式输出选项脚

表 2 版本规划和输出模式说明

型号	封装	触摸通道数	输出模式	高/低电平有效	同步/锁存	复位时间
CT8224S-3	SOP-8L	3	推挽	高有效	同步	无复位
CT8224SR-3	SOP-8L	3	开漏	低有效	同步	16s
CT8224SF-3	SOP-8L	3	推挽	高有效	同步	16s
CT8224SK-3	SOP-8L	3	开漏	低有效	同步	无复位
CT8224S-2	SOP-8L	2	推挽	可配置	可配置	无复位
CT8224SR-2	SOP-8L	2	开漏	可配置	可配置	16s
CT8224SF-2	SOP-8L	2	推挽	可配置	可配置	16s
CT8224SK-2	SOP-8L	2	开漏	可配置	可配置	无复位
CT8224S-2	SOT23-6L	2	推挽	高有效	同步	无复位
CT8224SR-2	SOT23-6L	2	开漏	低有效	同步	16s
CT8224SF-2	SOT23-6L	2	推挽	高有效	同步	16s
CT8224SK-2	SOT23-6L	2	开漏	低有效	同步	无复位

五、功能描述

5.1 输出有效电平说明

CT8224S/SR/SF/SK-2 SOP-8L 的输出模式可通过选项引脚进行灵活配置，可通过 HLD 引脚配置同步或锁存模式，可通过 OLH 引脚配置高电平或低电平有效，HLD 和 OLH 引脚内置弱下拉电阻。

表 3 HLD 和 OLH 引脚配置功能描述

HLD	OLH	输出模式
0	0	直接模式，高电平有效
0	1	直接模式，低电平有效
1	0	保持模式锁存输出，上电状态=0
1	1	保持模式锁存输出，上电状态=高电平 (CT8224S/SF-2) 保持模式锁存输出，上电状态=高阻 (CT8224SR/SK)

5.2 低功耗模式

芯片通常在低功耗模式下运行，以节省能耗。在此模式下，侦测到输入信号后，会切换至快速模式；直到输入信号释放，并保持约 8s，然后返回低功耗模式。在低功耗模式时，检测到触发会立即切换到快速工作模式。

5.3 灵敏度调整

PCB 板上感应焊盘尺寸大小及走线会影响灵敏度，所以灵敏度必须根据实际应用 PCB 来做调整，因此提供以下几种外部灵敏度调整方法：

- 改变触摸盘尺寸大小

若其它条件固定不变，使用一个较大的触摸盘将会增大灵敏度，反之灵敏度将下降，触摸盘的尺寸大小也必须是在有效范围内，感应焊盘中间可以镂空以装饰指示灯用途。感应焊盘必须紧贴外壳内壁。

- 改变触摸盘走线与 GND 的覆铜距离

若其它条件固定不变，加宽触摸盘走线与 GND 的覆铜距离会提高灵敏度，反之灵敏度下降，但此距离应在合理范围，建议 0.3~1.0mm。

- 改变 Cp0~Cp3 容值的大小

若其它条件固定不变，根据各键的实际情况调节 Cp 电容值使其达到最佳灵敏度，同时也使各键灵敏度达到一致。当 Cp 电容不接时灵敏度最高，电容的容值越大灵敏度越低，Cp 可调节范围为：1~47pF，建议选用 NPO 材质电容。

- 调整介质外壳

在其它条件不变的情况下，使用较薄的介质可增加灵敏度，反之则会降低灵敏度，建议介质厚度范围 0.2mm~3mm。介质厚度越厚，感应灵敏度越低。覆盖在感应片上的介质面板或者表面涂层不能含有导电材料或金属成分，更不可将整个金属外壳直接作为触摸感应焊盘。

六、电气特性 (所有电压以 GND 为参考，测试条件：室温=25°C, VDD=3.0V, 输出无负载)

6.1 绝对最大值

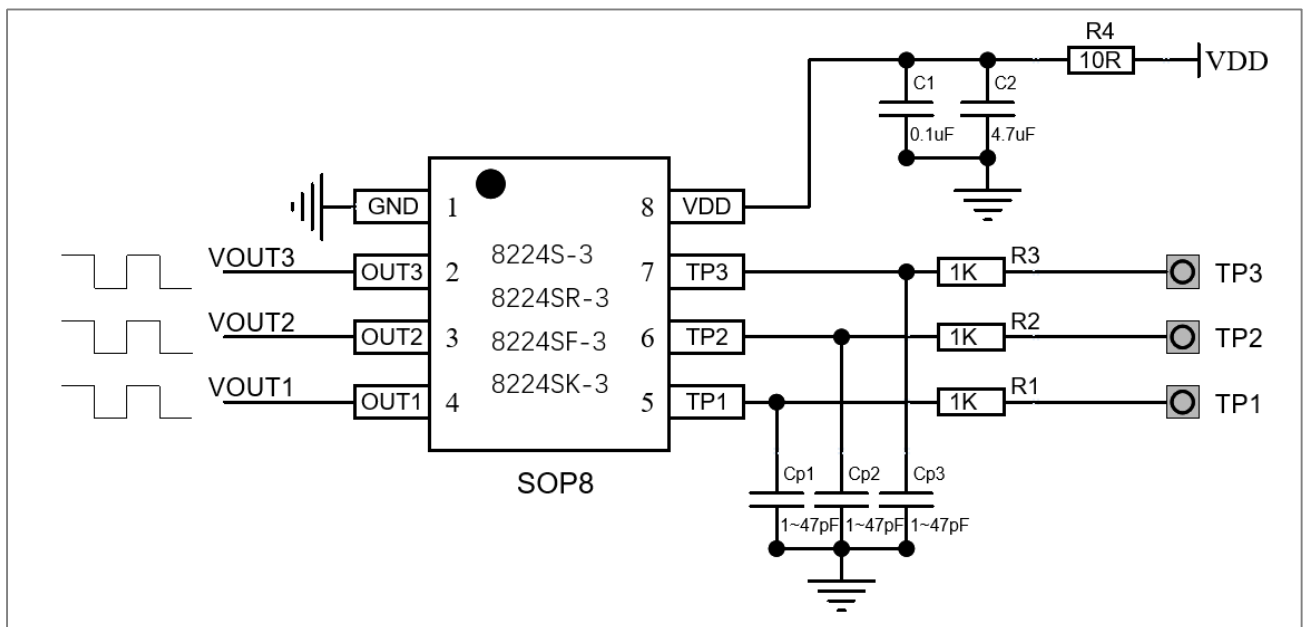
项目	符号	额定值	单位
电源供应电压	VDD	-0.3 ~ 5.5	V
输入/输出电压	V _I / V _O	GND-0.3 ~ VDD+0.3	V
工作温度	T _{DD}	-20 ~ +85	°C
储藏温度	T _{ST}	-40 ~ +125	°C
芯片抗静电强度 HBM	ESD	±6	KV

6.2 DC 特性

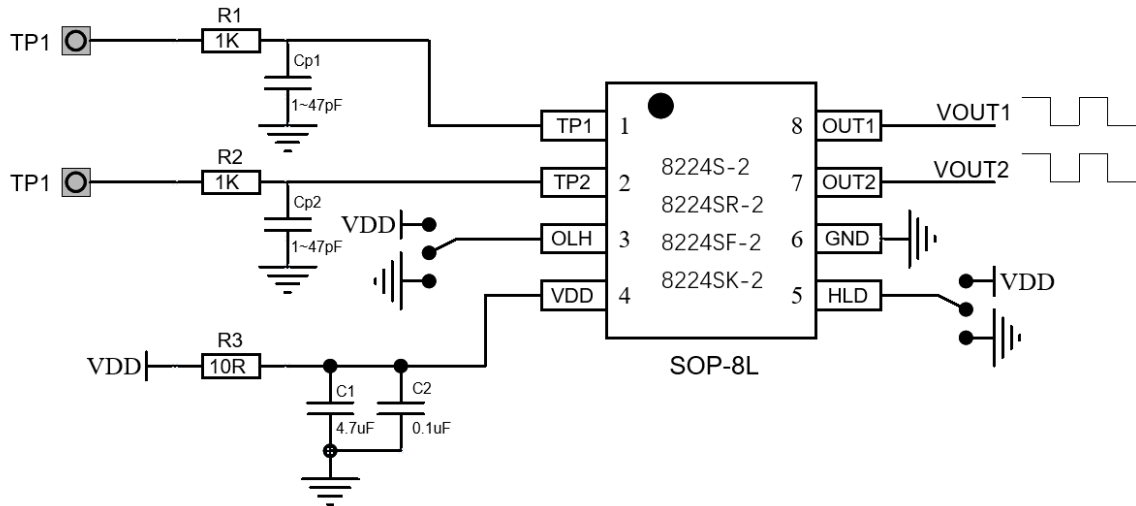
参数	符号	条件	最小值	典型值	最大值	单位
工作电压	VDD	-	2.4	3.0	5.5	V
内部稳压电路参考	VREG	VDD (3.0V~5.0V)	2.2	2.3	2.4	V
工作电流	I _{DD}	VDD=3.0V, 快速模式	-	12	15	μA
静态电流	I _Q	VDD=3.0V, 低功耗模式	-	3	5	μA
输入脚	V _{IL}	输入低电压	0	-	0.3	VDD
输入脚	V _{IH}	输入高电压	0.7	-	1.0	VDD
输出脚灌电流	I _{OL}	VDD=3.0V, V _{OL} =0.6V	-	8.0	-	mA
输出脚拉电流	I _{OH}	VDD=3.0V, V _{OH} =2.4V	-	-4.0	-	mA
输出响应时间	T _R	低功耗模式	-	-	160	ms
		快速模式	-	-	45	ms

七、典型应用电路

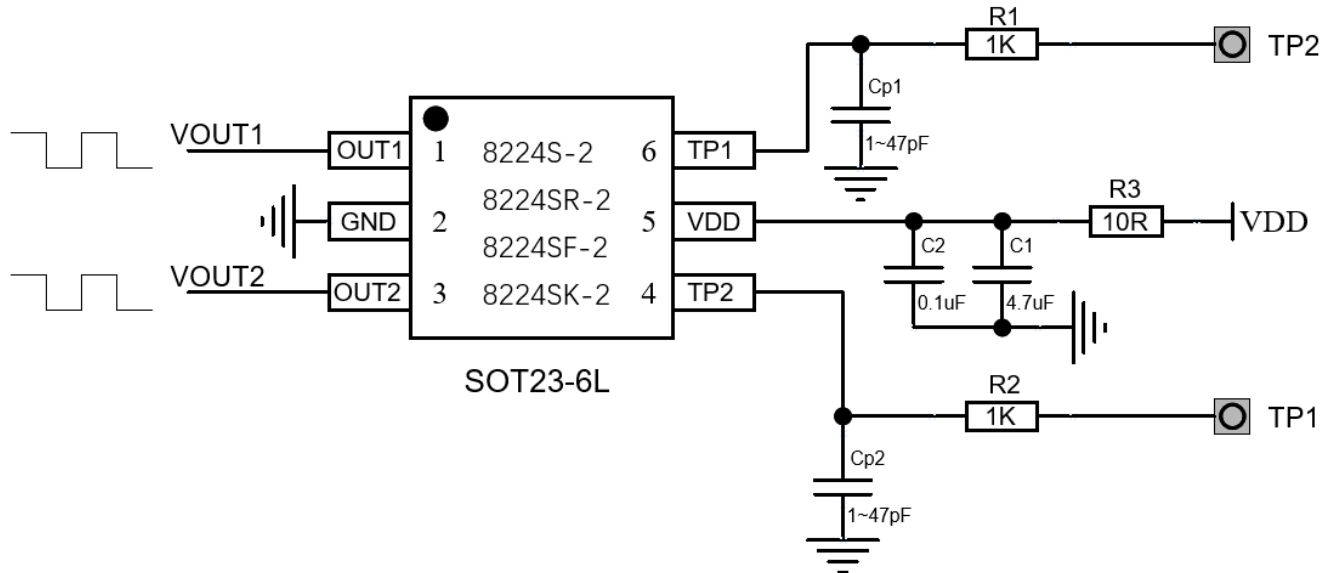
7.1 CT8224S/SR/SF/SK-3 SOP-8L



7.2 CT8224S/SR/SF/SK-2 SOP-8L



7.3 CT8224S/SR/SF/SK-2 SOT23-6L



八、PCB 设计注意事项说明

8.1 PCB 设计注意事项

8.1.1 芯片与外围器件布局

就近原则：触摸芯片、电源滤波电容 (0.1 μ F+4.7 μ F)、通道电阻、ESD 器件，必须紧靠芯片引脚，减少寄生与干扰。

远离干扰源：远离开关电源、DC-DC、电机驱动、射频、时钟线、功放等强干扰模块，间距 \geq 5mm。

信号路径最短：触摸感应盘到芯片输入引脚距离 \leq 5cm (推荐 \leq 3cm)，越长寄生电容与噪声越大。

电源独立：触摸芯片电源尽量独立走线，不与大电流回路共用，避免压降与噪声耦合。

8.1.2 触摸感应盘 PCB 布局

形状与尺寸：常用方形或圆形（直径 6–20mm），面积匹配灵敏度需求。

按键间距（防串扰）：相邻感应盘间距 $\geq 3\text{mm}$ ，或大于感应盘直径的 $1/4$ ，多键密集时，感应盘间用地线隔离。

与地平面关系：感应盘下方必须挖空地平面（禁止铺地），避免对地寄生电容过大导致灵敏度下降。感应盘周围均匀铺地，形成“地环”，减少外界干扰。

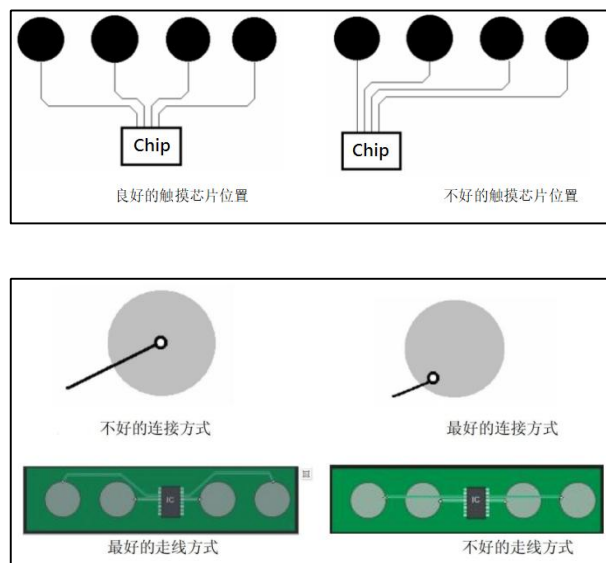
8.1.3 触摸信号线走线设计规范

走线宽度：7–10mil (0.18–0.25mm)，越细寄生电容越小，推荐 0.2mm。

走线长度： $\leq 5\text{cm}$ （推荐 $\leq 3\text{cm}$ ），禁止长距离绕线。走线短、直、少过孔；过孔会增加寄生电容，尽量不用过孔；必须用时，过孔数量最少、孔径最小。

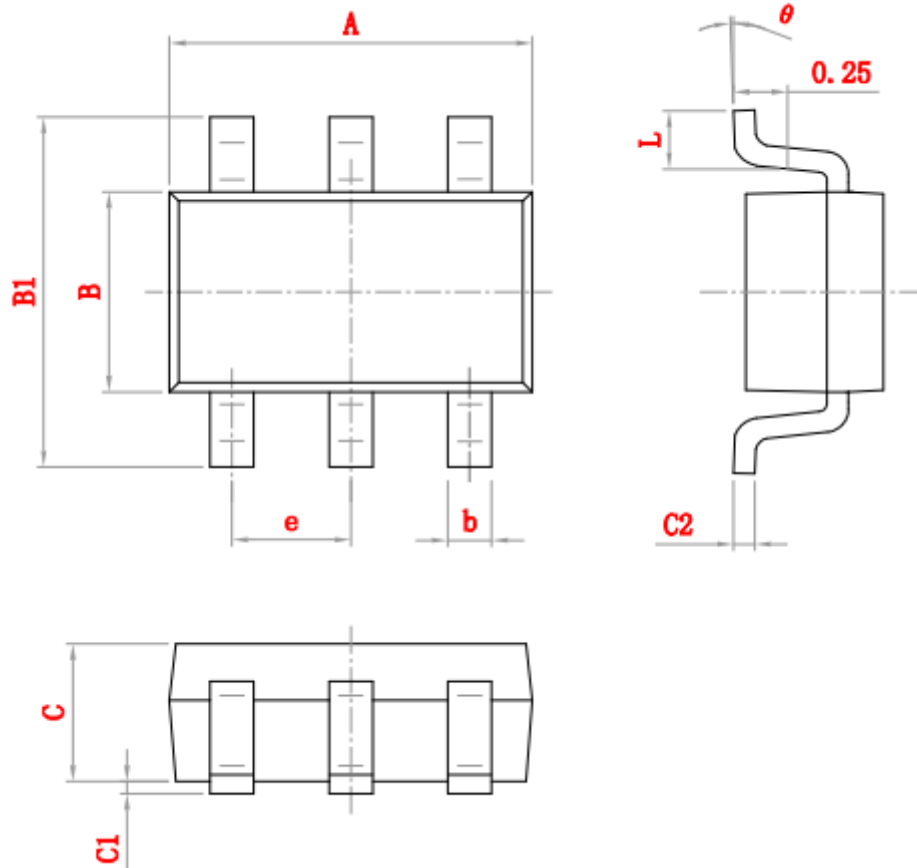
与其他线间距：与高速/功放/时钟/电源/大电流线： $\geq 5\text{mm}$ ，禁止平行长距离走线；交叉时垂直 90° 。

地平面： $\geq 0.3\text{mm}$ (12mil)，与其他信号线： $\geq 1\text{mm}$ 。



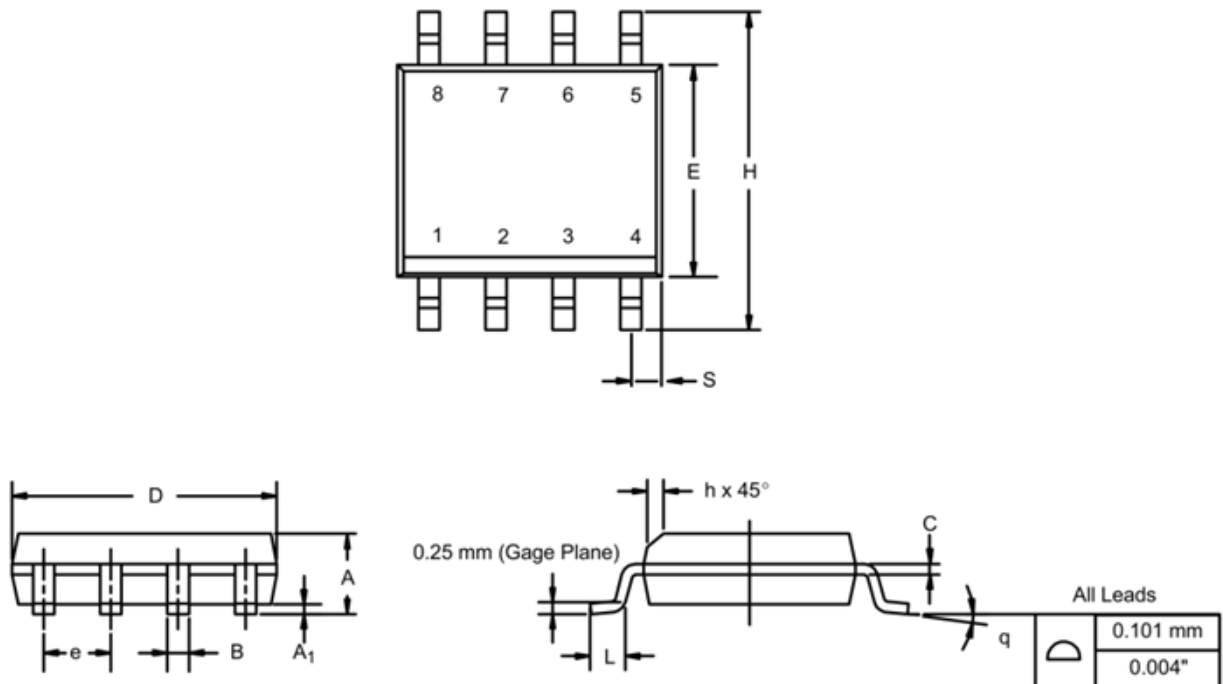
九、封装尺寸图

9.1 SOT23-6L



尺寸标注	最小值(mm)	最大值(mm)	备注
A	2.82	3.02	-
e	0.95		BSC
b	0.28	0.45	-
B	1.5	1.7	-
B1	2.6	3	-
C	1.05	1.15	-
C1	0.03	0.15	-
C2	0.12	0.23	-
L	0.35	0.55	-
θ	0°	8°	引脚角度

9.2 SOP-8L



尺寸标注	最小值(mm)	最大值(mm)	备注
A	1.35	1.75	-
A ₁	0.1	0.2	-
B	0.35	0.51	-
C	0.19	0.25	-
D	4.8	5	-
E	3.8	4	-
e	1.27		BSC
H	5.8	6.2	-
h	0.25	0.5	-
L	0.5	0.93	-
q	0°	8°	引脚角度
S	0.44	0.64	-

十、订购信息

产品型号	产品封装	包装/数量	产品丝印
CT8224S-2	SOT23-6	编带/3000 片	8224S-2 Date Code
CT8224SR-2	SOT23-6	编带/3000 片	8224SR-2 Date Code
CT8224SF-2	SOT23-6	编带/3000 片	8224SF-2 Date Code
CT8224SK-2	SOT23-6	编带/3000 片	8224SK-2 Date Code
CT8224S-2	SOP-8	编带/3000 片	8224S-2 Date Code
CT8224SR-2	SOP-8	编带/3000 片	8224SR-2 Date Code
CT8224SF-2	SOP-8	编带/3000 片	8224SF-2 Date Code
CT8224SK-2	SOP-8	编带/3000 片	8224SK-2 Date Code
CT8224S-3	SOP-8	编带/3000 片	8224S-3 Date Code
CT8224SR-3	SOP-8	编带/3000 片	8224SR-3 Date Code
CT8224SF-3	SOP-8	编带/3000 片	8224SF-3 Date Code
CT8224SK-3	SOP-8	编带/3000 片	8224SK-3 Date Code

注：“Date Code”为四位年周号，以生产批次年份日期为准。

十一、声明

11.1 由于产品或技术的改进，此处所包含的信息可以在不另行通知的情况下更改。在使用产品之前，请确保您所引用的信息是最新的。

11.2 由于产品的任何错误或不当操作等造成的任何后果，我们不承担任何责任。